



⑫ Offenlegungsschrift
⑪ DE 3831012 A1

⑬ Aktenzeichen: P 38 31 012.0
⑭ Anmeldetag: 12. 9. 88
⑮ Offenlegungstag: 15. 3. 90

⑯ Int. Cl. 5:
H01L 21/66
H 01 L 29/78
H 01 L 27/04
G 01 K 7/16
// H01L 23/58

DE 3831012 A1

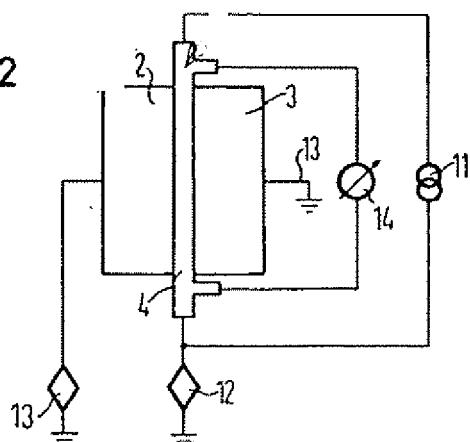
⑰ Anmelder:
Siemens AG, 1000 Berlin und 8000 München, DE

⑱ Erfinder:
Mautrý, Patrick, 8182 Bad Wiessee, DE

⑲ Verfahren und Anordnung zur Bestimmung der Temperatur innerhalb von MOSFET-Strukturen integrierter MOS-Schaltungen

Das Verfahren und die Anordnung sind dazu geeignet, die beim Betrieb von MOS-Schaltungen auftretende Selbsterhitzung durch statische und dynamische Messungen der Temperatur innerhalb einer MOSFET-Struktur zu bestimmen. Die Temperaturbestimmung erfolgt mittels einer MOS-Testschaltung durch Messung des temperaturabhängigen elektrischen Widerstands des Gategebietes (4) eines Meß-MOSFETs. Die Testschaltung enthält mindestens einen Meß-MOSFET mit einem Gategebiet (4), das mindestens zwei quer zur Source(2)-Drain(3)-Richtung angeordnete Kontakte (16) zum Anlegen eines Meßstromes (11) und zum Anschluß eines Spannungsmeßgerätes (14) sowie zum Anlegen des Steuersignals (12) aufweist.

FIG2



Beschreibung

Die Erfindung betrifft ein Verfahren und eine Anordnung zur Bestimmung der durch Selbsterhitzung einer integrierten MOS-Schaltung erhöhten Temperatur innerhalb einer MOSFET-Struktur der MOS-Schaltung durch Messung einer temperaturabhängigen elektrischen Eigenschaft der MOSFET-Struktur an einer MOS-Testschaltung.

Beim Betrieb von integrierten MOS-Schaltungen tritt der unerwünschte Effekt der Selbsterhitzung der Bauelementstrukturen auf, der das Schaltverhalten der Bauelemente sowie die Lebensdauer der Schaltung beeinträchtigt. Bedingt durch die Selbsterhitzung liegt die Temperatur eines MOSFETs (Metal Oxid Semiconductor Field Effect Transistor) über der normalerweise kontrollierten Umgebungstemperatur. Mit zunehmender Miniaturisierung der Bauelementstrukturen in der VLSI-Technik (VLSI = very large scale integration) und der ULSI-Technik (ULSI = ultra large scale integration) werden unter Beibehaltung gleicher Betriebsspannungen die Energiedichten immer größer, bei abnehmenden Temperaturzeitkonstanten. Die Temperatur innerhalb einer integrierten MOS-Schaltung ist dabei sowohl orts- als auch zeitabhängig. Das Kanalgebiet eines MOSFETs stellt bezüglich der Selbsterhitzung sowohl den Ort maximaler Temperatur als auch den temperaturempfindlichsten Strukturbereich dar.

D. Takacs, J. Trager und D. Schmitt-Landsiedel haben z. B. diese Effekte untersucht und in dem Bericht "Impact of the Self-Heating Effect on Circuit Performance Estimation Using DC Model Parameters" vom IEEE VLSI Workshop on Test Structures, Long Beach (USA) 1988, ein Verfahren und eine Anordnung gemäß dem Oberbegriff angegeben. Bei diesem Verfahren ist vorgesehen, den zeitlichen Verlauf des Drainstromes eines MOSFETs während des Einschaltvorgangs zu messen. Der Drainstrom des MOSFETs nimmt bei Zimmertemperatur nach Erreichen eines Spitzenwertes wieder ab und sättigt auf einem niedrigeren Level. Dieses Verhalten wird durch die bei erhöhter Temperatur vermindernde Beweglichkeit der Ladungsträger erklärt und läßt so Rückschlüsse auf die Kanaltemperatur zu. Zur Interpretation von solchen dynamischen Messungen sind insbesondere aufwendige dynamische elektrische Simulationen des Transistorverhaltens notwendig. Alle bisher bekannten Transistormodelle berücksichtigen aber das Aufheizen des Kristallgitters nicht. Außerdem kann auf diese Weise nach dem Abschalten des Transistor keine Messung mehr erfolgen. Andererseits können rein statische Messungen keine Aussagen über den Verlauf der Erhitzung liefern, da sie immer im aufgeheizten Zustand erfolgen.

Auf den Effekt der Selbsterhitzung weist außerdem noch die Beobachtung des negativen differentiellen Ausgangswiderstandes hin. Dabei wird im Sättigungsbereich des MOSFETs bei wachsender Drainspannung eine Abnahme der Kanalleitfähigkeit gemessen. Dabei können nur statische Messungen durchgeführt werden, und zur quantitativen Interpretation ist ein sehr genaues Transistormodell erforderlich. Dieser Effekt wird zudem von dem immer vorhandenen parasitären Bipolartransistor des MOSFETs gegenkompensiert.

Zur Bestimmung der Temperaturverteilung in der Umgebung eines MOSFETs sind mehrere verschiedene Verfahren bekannt. Dem Bericht "Temperature Increase by Self-Heating in VLSI CMOS" von D. Takacs und J. Trager, der auf der European Solid-State Device Rese-

arch Conference, Bologna (Italien), 1987 veröffentlicht wurde, ist ein Meßverfahren zu entnehmen, bei dem eine Temperaturspannung zwischen einem nahe dem MOSFET liegenden Substratkontakt und einem weit davon entfernten Substratkontakt, der praktisch auf Umgebungstemperatur bleibt, gemessen wird. Da die Meßspannung hierbei aus einer Temperaturdifferenz auf dem Chip entsteht, kann die Eichung der Messung nicht durch eine einfache Erhitzung des gesamten Chips von außen erfolgen. Zudem wird die Messung durch Substratströme, die zusätzliche Spannungsabfälle hervorrufen, verfälscht. Aufgrund des notwendigen Platzbedarfes für die Anschlüsse des MOSFETs und die Sicherheitsabstände zwischen den Strukturen liegt der nächstmögliche Messpunkt einige Mikrometer vom Kanal entfernt. Auf dieser Strecke tritt aber schon ein recht starker Temperaturabfall auf. Ein weiteres Meßverfahren zur Messung der Temperaturverteilung in der Umgebung eines MOSFETs, bei dem die temperaturabhängige Änderung der Durchlaßspannung einer Diodenstruktur in unmittelbarer Nähe des MOSFETs zur Temperaturmessung ausgenutzt wird, ist aus Produktronic 12-1986, S. 59 – 61 bekannt: Auch bei diesen Meßverfahren tritt das Problem des Temperaturabfalls zwischen dem Meßpunkt und dem MOSFET auf. Bei dieser Veröffentlichung handelt es sich um den ersten Teil eines mehrteiligen Beitrags, der in den Ausgaben 3-1987, S. 42 und S. 43, 5-1987, S. 54 und S. 60 und 6-1987, S. 54 bis 56 und S. 58 fortgesetzt ist. Ein noch größerer Temperaturabfall muß hingenommen werden, wenn Meßverfahren zur Bestimmung der Oberflächentemperatur der integrierten Schaltung, wie Infrarot- und Flüssigkristallthermographie oder Abtasten der integrierten Schaltung mit einer Prüfspitze, angewendet werden, wie sie einem Bericht in Synthetic Metals 18 (1987), S. 833 – 838 zu entnehmen sind.

Aufgabe der Erfindung ist es, ein Verfahren und eine Anordnung zur Bestimmung der Temperatur innerhalb einer MOSFET-Struktur einer integrierten MOS-Schaltung anzugeben.

Diese Aufgabe wird durch ein Verfahren der eingangs genannten Art gelöst, das dadurch gekennzeichnet ist, daß

- 45 a) eine MOS-Testschaltung verwendet wird, die mindestens einen Meß-MOSFET mit einem Sourcegebiet (2), einem Draingebiet (3) und einem Gategebiet (4) aufweist,
- 50 b) bei Betrieb der Testschaltung zwischen zwei auf der Längsseite des Gategebietes voneinander entfernt angeordneten Gatekontakten ein Strom I_T getrieben wird und der Spannungsabfall U_T zwischen den Gatekontakten gemessen wird,
- 55 c) der temperaturabhängige Widerstand R_T des Gategebietes mittels der Gleichung $U_T/I_T = R_T$ berechnet wird und
- 60 d) die Gatetemperatur T mittels einer Temperatur-Widerstands-Eichkurve bestimmt wird, die durch Bestimmung des Widerstands R_T bei von außen erfolgten Erwärmungen der gesamten Testschaltung auf konstante Temperaturen aufgenommen wurde.

Eine Anordnung zur Bestimmung der Temperatur innerhalb einer MOSFET-Struktur einer integrierten MOS-Schaltung gemäß dem Oberbegriff ist dadurch gekennzeichnet, daß

- a) eine MOS-Testschaltung enthalten ist, die mindestens einen Meß-MOSFET mit einem Sourcegebiet, einem Draingebiet und einem Gategebiet aufweist, wobei das Gategebiet mindestens zwei quer zur Source-Drain-Richtung orientiert voneinander entfernte Gatekontakte aufweist,
- b) das Sourcegebiet, das Draingebiet und die Gatekontakte jeweils mit einer an der Oberfläche der Testschaltung angeordneten Kontaktierfläche elektrisch leitend verbunden sind und
- c) zwischen den Kontaktierflächen des Source- und des Draingebietes eine Source-Drain-Spannung angelegt ist, an eine Kontaktierfläche des Gategebietes ein Steuerpotential angelegt ist und zusätzlich zwischen den Kontaktierflächen des Gategebietes eine Stromquelle und ein Spannungsmessgerät angeschlossen ist.

Die Erfindung löst das Problem der Bestimmung der Temperatur innerhalb eines MOSFET einer MOS-Schaltung durch Messung des temperaturabhängigen Widerstands des Gategebietes als Leiterbahn, die nur durch das Gateoxid vom Substrat getrennt und damit elektrisch isoliert, jedoch thermisch gut an das Untersuchungsgebiet (Kanalgebiet) angekoppelt ist. Eine Kalibrierung der Messung ist sehr einfach durch Erhitzen der gesamten für die Messung verwendeten MOS-Testschaltung von außen durchführbar. Die Erfindung nutzt die Tatsache, daß das Gatematerial den dem Kanalgebiet am nächsten liegenden, elektrisch isolierten Temperaturfühler darstellt. Im Gegensatz zu Gatestrukturen normaler Transistoren, bei denen ein Gatekontakt genügt, um das Gate auf das zum Betrieb des MOSFETs gewünschte Potential zu bringen, muß es für die erfundungsgemäße Temperaturbestimmung von beiden Seiten des Meß-MOSFETs aus angeschlossen werden. Nur so kann ein Strom durch das Gategebiet fließen. Über die Widerstandsmessung des Gates des Meß-MOSFETs lassen sich auch Erwärmungen bestimmen, die durch Wärmequellen außerhalb des Meß-MOSFETs hervorgerufen werden, wie z. B. durch benachbarte Transistorstrukturen. Der Meß-MOSFET muß bei der Widerstandsmessung nicht unbedingt betrieben werden. Außerdem sind Messungen sowohl in statischen als auch in dynamischen Betrieb möglich.

Weitere Ausgestaltungen und Weiterbildungen der Erfindung gehen aus den Unteransprüchen sowie aus der anhand von Ausführungsbeispielen mit 4 Figuren gegebenen Beschreibung hervor.

Es zeigen in schematischer Darstellung:

Fig. 1 einen Schnitt durch eine n-Kanal-MOSFET-Struktur,

Fig. 2 eine erfundungsgemäße Anordnung zur Bestimmung der Temperatur innerhalb einer MOSFET-Struktur,

Fig. 3 einen Ausschnitt einer Testschaltung mit einem Meß-MOSFET zu der Anordnung aus Fig. 2 in Draufsicht und

Fig. 4 die gesamte Testschaltung zu der Anordnung aus Fig. 2 in Draufsicht.

Fig. 1

Die n-Kanal-MOSFET-Struktur weist ein p-dotiertes Siliziumsubstrat 1 auf, in dem n⁺-dotierte Bereiche 2 und 3 als Source- und Draingebiete erzeugt sind. Das Gategebiet 4 aus Polysilizium ist über dem Gateoxid 10 elektrisch isoliert auf dem Substrat 1 zwischen Source- und Draingebiet 2, 3 angeordnet und ausgenommen der Kontaktflächen (siehe Fig. 2) zur Isolation mit Silizium-

oxid 5 bedeckt. Die gesamte Halbleiterstruktur ist mit einer Isolations-Schutzschicht 7, z.B. aus Borphosphorsilikatglas, bedeckt. Auf dem Source- und dem Draingebiet 2, 3 ist jeweils eine Leiterbahn 6 aus Aluminium angeordnet. Durch die beim Betrieb des MOSFETs auftretende Selbsterhitzung erfolgt eine Wärmeableitung aus dem Transistorinnern, deren Richtung durch die eingezeichneten Pfeile 8 angedeutet ist. Dabei reagiert das Kanalgebiet 9, das gleichzeitig den Ursprungsort der Wärme darstellt, besonders empfindlich auf Erwärmung.

Zur Bestimmung der durch Selbsterhitzung des MOSFET oder durch Selbsterhitzung benachbarter (nicht in der Figur dargestellter) Halbleiterstrukturen erhöhten Temperatur innerhalb der MOSFET-Struktur wird eine gleichartige MOS-Testschaltung verwendet. Die Dimensionierung der Strukturen der Testschaltung ist dabei dem zu untersuchenden MOS-Schaltkreis angepaßt. Das Verhältnis von Transistorweite W zum Source-Drain-Abstand L kann z.B. W/L 10 µm/1 µm sein, wenn der zu untersuchende Schaltkreis ein höchstintegrierter Schaltkreis ist. Selbstverständlich können auch MOS-Testschaltungen mit p-Kanal-MOSFET-Strukturen entsprechend eingesetzt werden.

Fig. 2

Die Anordnung weist einen Meß-MOSFET mit einem Source- und einem Draingebiet 2, 3 und einem Gategebiet 4 auf. Zwischen dem Source und dem Draingebiet 2, 3 ist im Betrieb eine Source-Drain-Spannung 13 angelegt. An das Gategebiet 4 ist außer dem Gate-Steuerpotential 12 eine Stromquelle 11 und ein Voltmeter 14 zwischen zwei in Längsrichtung des Gategebietes, d.h. quer zur Source-Drain-Richtung, voneinander entfernten Punkten des Gategebietes 4 angeschlossen. Im Gegensatz zu Gate-Strukturen normaler MOSFETs, bei denen ein Gate-Anschluß genügt, um das Gate auf das zum Betrieb des MOSFETs gewünschte Potential zu bringen, muß es für die Temperaturmessung von beiden Seiten des Meß-MOSFETs aus angeschlossen werden. Nur so kann ein Strom durch das Gategebiet fließen. Zur Messung wird ein Strom I_T durch das Gategebiet 4 getrieben und der Spannungsabfall U_T mit dem Voltmeter 14 gemessen. Der temperaturabhängige Widerstand R_T berechnet sich dann aus $R_T = U_T/I_T$. Mit diesem Verfahren sind unabhängig vom Schaltzustand des Meß-MOSFETs sowohl statische als auch dynamische Messungen durchführbar. Eine Separation zwischen Steuersignal 12 und Meßspannung ist nicht erforderlich, und eine Beeinflussung der Messung durch Substratströme kann auch nicht stattfinden. Anhand von Eichkurven, die durch Erhitzen der gesamten Testschaltung von außen ohne Betrieb des Meß-MOSFETs aufgenommen werden, wobei der Widerstand R_T in Abhängigkeit von der von außen angelegten Temperatur T aufgetragen wird, kann die im Betrieb der Testschaltung im Innern des Meß-MOSFETs herrschende Temperatur T aus dem gemessenen Widerstand R_T bestimmt werden. Die bekannten Probleme elektrischer Modellierungen, die bei Bestimmung der Substrattemperatur durch Messungen des Schaltverhaltens von elektronischen Bauelementen auftreten, sind bei diesem Verfahren vermieden.

Fig. 3

Die Meß-MOSFET-Struktur 2, 3, 4 weist ein Gategebiet 4 aus Polysilizium auf, das quer zu der Source-Drain-Richtung mit Polysilizium Bereichen 15 erweitert ist. Für eine möglichst störungsfreie Messung sind 4 Gatekontakte (Aluminium-Polysilizium-Kontakte) 16 zwischen dem Gategebiet 4 und jeweils voneinander

isoliert angeordneten Aluminium-Leiterbahnen 6, die jeweils zu Kontaktierflächen (siehe Fig. 4) auf der Oberfläche der Teststruktur führen, durch entsprechende Strukturierung der Polysilizium-Bereiche 15 hergestellt.

Fig. 4

In dieser Gesamtansicht der Testschaltung ist der in Fig. 3 vergrößert dargestellte Bereich mit III bezeichnet. Die Aluminium-Leiterbahnen 6, die zu den Gate-Kontakten (siehe Fig. 3) führen, sind jeweils mit Kontaktierflächen 17, 18 zum Anschluß der Stromquelle 11 und des Gate-Steuerpotentials 12 und mit Kontaktierflächen 19, 20 zum Anschluß des Voltmeters 14 verbunden. Zum Anlegen der Source-Drain-Spannung sind zwei Kontaktierflächen 21 vorgesehen. An die Kontaktierfläche 23, die mit dem Substratkontakt 22 verbunden ist, kann eine Substratspannung angelegt werden.

Die Erfindung beinhaltet auch die Bestimmung der Temperatur innerhalb von MOSFET-Strukturen, die einen parasitären MOSFET darstellen. Dabei kommen als "Gategebiete" alle zu stark erhitzten Substratgebieten, z. B. Diffusionsgebiete benachbarter Strukturen in Frage, die von diesen durch dünne Schichten elektrisch isolierenden Materials (z. B. aus Siliziumdioxid) getrennt sind.

Außerdem beinhaltet die Erfindung auch die Anwendung des Verfahrens sowie Anordnungen zur Bestimmung lokal erhöhter Substrattemperaturen mit Testschaltungen, die mehrere MOSFETs als Meßstellen in einer Schaltung aufweisen.

5

30

Patentansprüche

1. Verfahren zur Bestimmung der durch Selbsterhitzung einer integrierten MOS-Schaltung erhöhten Temperatur innerhalb einer MOSFET-Struktur der MOS-Schaltung durch Messung einer temperaturabhängigen elektrischen Eigenschaft der MOSFET-Struktur an einer MOS-Testschaltung, dadurch gekennzeichnet, daß

35

- a) eine MOS-Testschaltung verwendet wird, die mindestens einen Meß-MOSFET mit einem Sourcegebiet (2), einem Draingebiet (3) und einem Gategebiet (4) aufweist,
- b) bei Betrieb der Testschaltung zwischen zwei auf der Längsseite des Gategebietes (4) von einander entfernt angeordneten Gatekontakten (16) ein Strom I_T getrieben wird und der Spannungsabfall U_T zwischen den Gatekontakten (16) gemessen wird,
- c) der temperaturabhängige Widerstand R_T des Gategebietes (4) mittels der Gleichung $U_T/I_T = R_T$ berechnet wird und
- d) die Gatetemperatur T mittels einer Temperatur-Widerstands-Eichkurve bestimmt wird, die durch Bestimmung des Widerstands R_T bei von außen erfolgten Erwärmungen der gesamten Testschaltung auf konstante Temperaturen aufgenommen wurde.

40

45

50

55

2. Anordnung zur Bestimmung der durch Selbsterhitzung einer integrierten MOS-Schaltung erhöhten Temperatur innerhalb einer MOSFET-Struktur der MOS-Schaltung mittels des Verfahrens nach Anspruch 1, dadurch gekennzeichnet, daß

60

- a) eine MOS-Testschaltung enthalten ist, die mindestens einen Meß-MOSFET mit einem Sourcegebiet (2), einem Draingebiet (3) und einem Gategebiet (4) aufweist, wobei das Gategebiet (4) mindestens zwei quer zur Source

(2)-Drain (3)-Richtung orientiert voneinander entfernte Gatekontakte (16) aufweist,

b) das Sourcegebiet (2) das Draingebiet (3) und die Gatekontakte (16) jeweils mit einer an der Oberfläche der Testschaltung angeordneten Kontaktierfläche (17, 18, 19, 20, 21) elektrisch leitend verbunden sind und

c) zwischen den Kontaktierflächen (21) des Source (2)- und des Drain (3)-Gebietes eine Source-Drain-Spannung angelegt ist, an einer Kontaktierfläche (17) des Gategebietes (4) ein Steuerpotential angelegt ist und zusätzlich zwischen den Kontaktierflächen (17, 18, 19, 20) des Gategebietes (4) eine Stromquelle (11) und ein Spannungsmeßgerät (14) angeschlossen ist.

3. Anordnung nach Anspruch 2, dadurch gekennzeichnet, daß der Meß-MOSFET ein n-Kanal-MOSFET, das Substrat (1) aus p-dotiertem Silizium und das Gategebiet (4) aus Polysilizium besteht und das Gategebiet (4) durch daran angeschlossene Polysilizium-Bereiche (15) quer zu der Source (2)-Drain (3)-Richtung erweitert ist, wobei die Gatekontakte (16) durch Kontakte von aus Aluminium bestehenden Leiterbahnen (6) zu den Polysilizium-Bereichen (15) gebildet werden.

4. Anordnung nach Anspruch 3, dadurch gekennzeichnet, daß der Meß-MOSFET vier Gatekontakte (16) aufweist, wobei jeweils zwei Gatekontakte (16) quer zur Source (2)-Drain (3)-Richtung orientiert voneinander entfernt angeordnet sind.

Hierzu 3 Seite(n) Zeichnungen

— Leerseite —

FIG 1

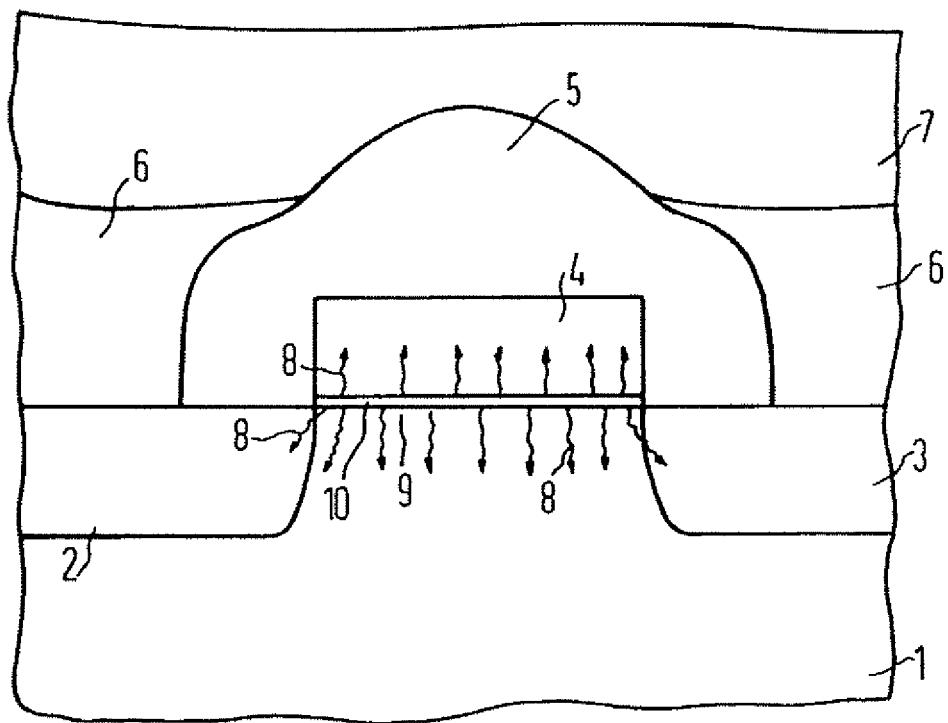


FIG2

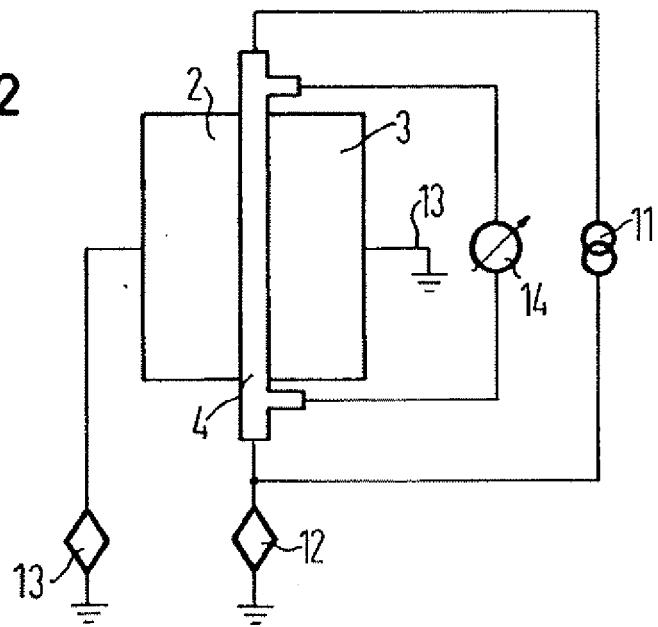


FIG 3

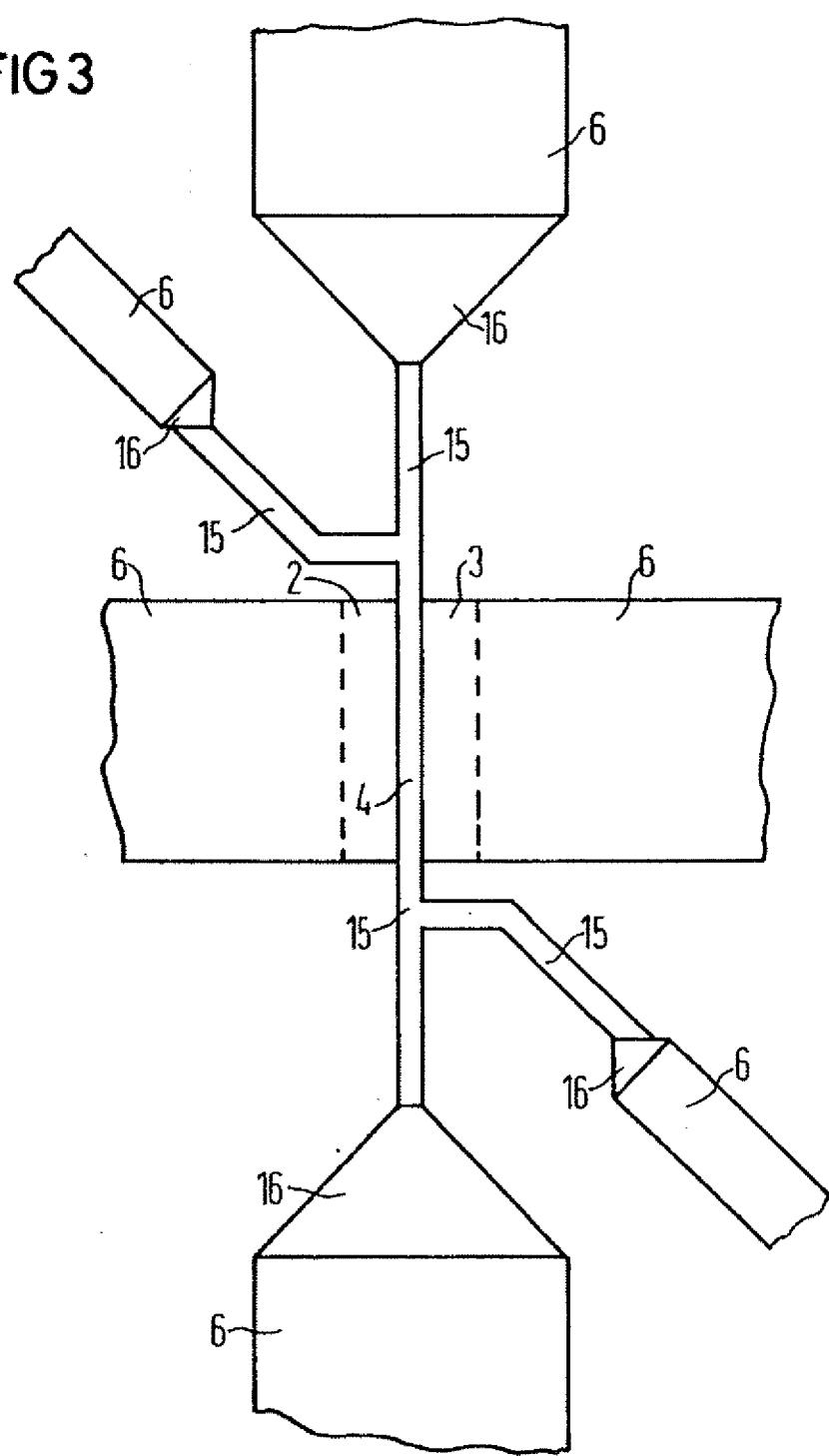


FIG 4

